

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-180244
 (43)Date of publication of application : 26.06.1992

(51)Int.CI. H01L 21/60
 H01L 23/12
 H01L 23/50

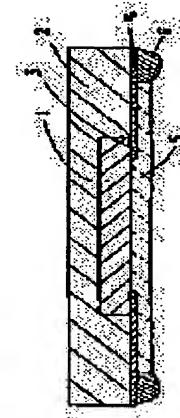
(21)Application number : 02-309411 (71)Applicant : TOPPAN PRINTING CO LTD
 (22)Date of filing : 15.11.1990 (72)Inventor : OFUSA TOSHIO
 TOKI SOTARO

(54) IC PACKAGE

(57)Abstract:

PURPOSE: To improve connection reliability and make a multi-pin IC packages possible by forming a conductive pattern for connecting the IC chip electrodes on the resin section nearly flush with the IC chip electrode surface and sealing it with a cover resin.

CONSTITUTION: The surfaces of an IC chip 1 which do not have an electrode section are covered with a resin 2 so that the surface of the electrode of the IC chip 1 may be nearly flush with the surface of the resin section surrounding the electrode. Next, vacuum deposition is used to form a conductive circuit 4 on the periphery of the electrodes on the IC chip. Further, the conductive circuit 4 and the IC chip 1 are covered with a resin 5 leaving a small portion of the conductive circuit 4 exposed. Finally, solder or other metal or some other conductive substance is used to form a bump 6 on the edge of conductive circuit 4 exposed on the periphery. As a result, the occurrence of deformations or disconnection of the connection conductive circuit is difficult, the connection reliability increases, and the conductive circuit can be designed more finely, making it possible to achieve multi-pin IC packages.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

⑨日本国特許庁(JP) ⑩特許出願公開
⑫公開特許公報(A) 平4-180244

⑪Int.Cl.
H 01 L 21/60
23/12
23/50

識別記号 321 E 6918-4M
S 8418-4M
7352-4M

⑬公開 平成4年(1992)6月26日
H 01 L 23/12 L
審査請求 未請求 請求項の数 4 (全3頁)

⑭発明の名称 ICパッケージ

⑮特 願 平2-309411
⑯出 願 平2(1990)11月15日

⑰発 明 者 大 房 俊 雄 東京都台東区台東1丁目5番1号 凸版印刷株式会社内
⑱発 明 者 土 岐 庄 太 郎 東京都台東区台東1丁目5番1号 凸版印刷株式会社内
⑲出 願 人 凸版印刷株式会社 東京都台東区台東1丁目5番1号

明 細 書

1. 発明の名称

ICパッケージ

2. 特許請求の範囲

(1) ICチップの電極形成面以外の部分を樹脂で覆い、かつ、ICチップの電極面と樹脂面とが略同一平面となるように形成したICパッケージであって、ICチップの電極から接続用の導体パターンをICチップの電極面と略同一平面上の樹脂部分に形成し、被覆樹脂で密封したことを特徴とするICパッケージ。

(2) 接続用の導体パターンを真空蒸着、スパッタリング、イオンプレーティング、めっきのいずれか、あるいは、これらの組み合わせにて形成したことを特徴とする請求項(1)記載のICパッケージ。

(3) 接続用の導体パターンを導電ペーストにて形成したことを特徴とする請求項(1)記載のICパッケージ。

(4) 樹脂の代えて、セラミックを使用したことを特徴とする請求項(1)記載のICパッケージ。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、半導体集積回路(以下単にICという)用のパッケージに係わり、特にICチップからの導体回路パターンの引き出し構造に工夫をこらした高密度多ピン対応のICパッケージに関する。

(従来技術)

従来、ICチップから導体回路パターンを引き出すには、まず、ICチップ上の周辺部に予め形成しておいた電極から金あるいはアルミからなるワイヤーを温じて、鉄あるいは鋼を主成分とする合金からなるリードフレームの接続端子(インナーリード)に接続する。これは、DIPタイプのICパッケージやQFPタイプのICパッケージ等に共通して言える。PGAタイプのICパッケージではリードフレームを用いないが、ICチップ上の電極から導体回路を引き出すには、やはり

ワイヤーを使用する必要がある。

上記の如く、従来のICパッケージではICチップ上の電極に金あるいはアルミからなるワイヤーを溶着させ、このワイヤーをリードフレーム等の外部接続端子まで引き出して、この外部接続端子にワイヤーを溶着させて余分なワイヤーを切断する必要がある。そのため、ワイヤーの両端2ヶ所で接続を行うことになるので、接続の信頼性を落とす原因の1つとなっている。さらに、接続部分以外はワイヤーが浮いた状態になっているため、樹脂で封止するまでの間にワイヤーの変形やこれによる回路の短絡を生じやすい。

また、DIPタイプのICパッケージやQFPタイプのICパッケージでは、外部接続端子としてリードフレームを用いる。このリードフレームは厚みが約0.15mmの鉄あるいは銅を主成分とする合金からなる板状の材料を使用し、エッチング等の方法によって接続端子が作られるため、材料の厚みの幅以下の幅でICチップとの接続端子（インナーリード）を加工することは難しい。

対したことを特徴とするICパッケージである。

以下に本発明を、図面に基いて説明する。本発明ではICチップ(1)の電極形成部を有する面以外の部分をあらかじめ樹脂(2)で覆い、ICチップ(1)の電極形成面とそのまわりの樹脂(2)の面が略同一平面上になるようにする（第1図参照）。なお、この樹脂(2)は、ICチップ(1)上の電極(3)形成面以外の部分全体を覆うように金型内で加熱溶融させてから硬化させて形成しても良いし、常温で液状の樹脂をICチップ(1)上の電極(3)形成面以外の部分を覆うように液下して加熱・硬化させて形成しても良い。また、あらかじめ形成しておいた樹脂容器にICチップ(1)を嵌め込んで同様の形態のものを形成しても良い。また、樹脂(2)の代わりにセラミックを使用して同様の形態のものを形成してもよい。次に、真空蒸着、スパッタリング、イオノプレーティング、めっきあるいは導電ペーストの印刷によって、ICチップ上の電極から周囲に導体回路(4)を形成する。さらに、周辺部を少し残して、露出した導体回路(4)とICチップ(1)を被覆

さらに、ワイヤー溶着時の変形防止のため、あるいは、リードフレームがICパッケージとプリント配線板との接続端子を兼ねたため、強度が不足すると変形を起こしやすくなるので厚みを減らすことができない。これらの理由により、現状ではICパッケージの多ピン対応と接続信頼性の確保は困難である。

〔発明が解決しようとする課題〕

本発明は、ICチップからの導体回路パターンの引き出し構造に工夫をこらし、接続信頼性を向上させるとともに、ICチップ上の電極から引き出す導体回路を微細化して、ICパッケージの多ピン対応を実現しようとするものである。

〔課題を解決するための手段〕

すなわち、本発明は、ICチップの電極形成面以外の部分を樹脂で覆い、かつ、ICチップの電極面と樹脂面とが略同一平面となるように形成したICパッケージであって、ICチップの電極から接続用の導体パターンをICチップの電極面と略同一平面上の樹脂部分に形成し、被覆樹脂で密

樹脂(5)で覆う。最後に、周辺部に露出した導体回路(4)の端部にはんだ等の金属あるいは導電性を有する物質でパンプ(6)を形成し、多ピン対応のICパッケージを得る。

〔作用〕

本発明では、ICチップ(1)上の電極(3)から接続用の導体回路(4)を直接形成するため、接続箇所が1箇所になり、形成した導体回路(4)が支持基板となる樹脂(2)およびICチップ上の電極(3)に密着しているため、ワイヤーで接続した場合と比較して、接続導体回路の変形・短絡が発生しにくくなり、かつ、接続信頼性が向上する。また、導体回路(4)の微細化が容易なため、ICパッケージの多ピン化に対応できるようになる。

〔実施例1〕

ICチップの電極形成面を残し、これと略同一平面となるように樹脂をモールドする。この面にレジスト（東京応化工業製：商品名「P.M.E.R」）を塗布し、露光・現像することによって導体回路形成部のレジストを除去し、無电解めっき

きを約0.2μmの厚みで付け、レジストをすべて除去する。再び、無電解鋼めっきを行い、さらに無電解ニッケルめっきを行って、最終的に導体回路(4)の厚みを5~10μmとする。次に、この導体回路(4)の周辺部を1~3mm残して、トランスマスター・モールド法により導体回路(4)と露出したICチップ(1)上に約0.5mmの厚みで被覆樹脂(5)をモールドした。その後、周辺部に露出した導体回路(4)上にはんだバンプ(6)を形成した。

〔実施例2〕

ICチップにビームリードチップを使用してICチップ上の電極(3)(ビームリード)上に樹脂(2)が被覆せず、これと略同一平面となるように樹脂(2)をモールドする。この間にレジスト(東京応化工業製造:商品名「P M E R」)を塗布し、露光・現像することによって回路形成部のレジストを除去し、無電解鋼めっきを行う。レジストを除去し、ロジウムめっきを行って厚みが2~5μmの導体回路(4)を形成する。次に、この導体回路(4)の周辺部の幅約0.5mm、長さ約1~2mmの部

分を残して、保護用の樹脂(5)をスクリーン印刷する。このときの印刷した樹脂(5)の厚みは、およそ10~50μmである。その後、周辺部に露出した導体回路上に、はんだバンプ(6)を形成することによって多ピン対応のICパッケージを得ることが出来た。

〔発明の効果〕

① ICチップ上の電極から導体回路パターンを直接引き出すため、断線や接続不良および短絡などの事故が無くなり、接続信頼性が向上する。

② ICチップ上の電極から引き出す導体回路が微細化できるため、ICパッケージの多ピン対応が容易になる。

③ バンプの部分では、電極間の距離を拡大できるので、

4. 図面の簡単な説明

図面は本発明の実施例を示すものであって、第1図は、本発明によるICパッケージの構造を示す断面図であり、第2図はICチップを埋め込み後、接続電極の形成を行った状態を示す平面図

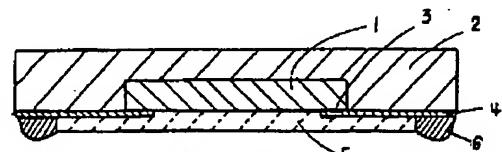
である。

- (1) ... ICチップ、(2) ... 樹脂、(3) ... 電極、
- (4) ... 導体回路、(5) ... 被覆樹脂、
- (6) ... バンプ

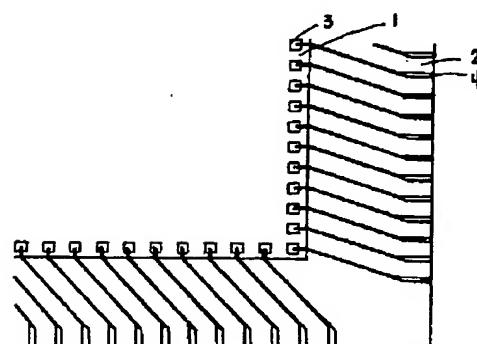
特許出願人

凸版印刷株式会社

代表者 鈴木和夫



第1図



第2図